

Lebenslauf

Persönliche Daten

Vor- und Zuname: Dr.-Ing. Siegm. Schöne
Geboren: am 28. Juli 1952 in Dresden
Staatsangehörigkeit: deutsch
Familienstand: ledig

Wissenschaftlicher Werdegang

- 1965-69 Mitarbeit in einer Schülerarbeitsgemeinschaft für BMSR-Technik.
- 1969 Abschluß der 10. Klasse an der Polytechnischen Oberschule.
- 1969-72 Ausbildung zum Facharbeiter für BMSR-Technik im Reglerwerk Dresden.
- 1970-72 Abiturlehrgang an der Volkshochschule Dresden im Abendkurs.
- 1972 Facharbeiter für BMSR-Technik im Reglerwerk Dresden und Abitur an der Volkshochschule Dresden im Abendkurs.
- 1972-76 Studium an der Sektion Informationselektronik der Ingenieurhochschule Dresden.
- 1976 Abschluß des Studium als Hochschulingenieur. Einstellung als wissenschaftlicher Assistent an der Sektion Informationselektronik der Ingenieurhochschule Dresden.
- 1976-80 Unterricht zur Analogen- und Digitalenschaltungstechnik.
- 1977 Abschluß des Diplom an der Sektion Informationselektronik der Ingenieurhochschule Dresden.
- 1978 Mitarbeit beim Aufbau eines Laborrechners auf Basis U808 (18008)
- 1979 Forschungsbericht zur Anwendung der Sprache SDL bei der Simulation von hochintegrierten Schaltkreisen am Beispiel des U831.
- 1980 Einstellung als Problemanalytiker im Rechenzentrum der IHD. Realisierung einer Rechnerkopplung zwischen PRS4000 und PDP11 über ein 16 Bit Parallelinterface.
- 1981 Entwicklung und Produktionsüberleitung eines Spezialprozessors auf Basis I3000 zur Emulation des KRS4200/4201 im K1600 (PDP11).
- 1982 Entwicklung und Bau von Videoterminals UVT4000 für die Rechnerfamilie PRS4000 KRS4200/4201.
- 1983 Entwicklung und Bau von 10 Basic-Computern für die studentische Ausbildung an der IHD.
- 1984 Dissertation an der Sektion Informationselektronik der Ingenieurhochschule Dresden. Einstellung im Rechenzentrum der IHD als wissenschaftlicher Oberassistent. Mitarbeit bei der Entwicklung und dem Bau von 8 CP/M – kompatible Computer für den Einsatz an der IHD.
- 1985 Mitarbeit bei der Realisierung eines 500K Bit Rechnernetzes an der IHD.
- 1986 Mit der Angliederung an die TU Einstellung als Oberassistent in der Sektion

- Informatik Lehrbereich Rechnersysteme.
- 1987 Mitarbeit an der Entwicklung eines Ethernetkontrollers für den K1840. (VAX)
- Seit 87 Unterricht in Assemblerprogrammierung an der TU Dresden.
- 1988 Entwicklung eines Busumsetzers von K1600 Bus auf Q22 Bus für die Erprobung von K1820 Modulen am K1600.
- 1989 Mitarbeit an der Entwicklung eines Ethernetkontrollers für den K1820. (Micro VAX)
- 1993 Einstellung als wissenschaftlicher Mitarbeiter an der Fakultät Informatik der TU Dresden im Institut Rechnersysteme.
- 1994 Ausarbeitung einer Lehrveranstaltung zur Programmierung von Mikrocontrollern.
- Seit 94 Unterricht zur Programmierung von Mikrocontrollern.
- 1997 Übungen zur LV Prozessorarchitektur und Assemblerprogrammierung
- 2001 Übungen zur Informatik an der Fakultät ET
- 2003 Wissenschaftlicher Mitarbeiter an der Professur Mikrorechner
- 2005 Beginn der Entwicklung der Befehlssatzarchitektur und der Systemarchitektur für den SpartanMC
- 2006 Betreuung von studentischen Arbeiten zum SpartanMC Assembler.
Erstellung des Tools sr2spMC. Beginn der Arbeiten am SpartanMC Monitor.
ADD und SUB mit OV im CC Bit und Schiebebefehle mit CC Bit.
- 2007 Betreuung von studentischen Arbeiten zur Standard Peripherie für den SpartanMC.
Rotationstaster Interface erstellt.
- 2008 Beginn der Umstellung der LV Programmierung von MC vom 68hc11 auf den SpartanMC
- 2009 jConfig mit Erstellung von system.h und system.icl
Fehler bei BEQZC und BNEZC mit nur 9 Bit offset beseitigt.
- 2010 NOT Befehl zusätzlich im Assembler, LCC Simulator und in der Hardware vom SpartanMC eingefügt. Erste Version eines verschiebbaren Monitors mit JF Befehl.
Förderband Versuch mit LCC zum 1. mal durchgeführt.
- 2011 SFR_IV und SFR_TR in den SpartanMC und Simulator eingefügt.
Monitor mit verschiebblichen TRAPs durch das SFR_TR Register.
Interrupt wird jetzt mit JALRS angesprungen!
- 2012 SpartanMC mit verbessertem Zeitverhalten.
Fehler in der Ermittlung der OVS-Rate der UART beseitigt.
Die Befehle BEQZ, BNEZ, JR, JRS, RFE, JALR und JALRS haben jetzt eine Delay-Slot in der Hardware und im Simulator.
Nutzung des SFR_LED Register im GCC.

- USB11 mit Interrupt für EPO Zugriffe.
Bereitstellung der oberen 18 Bit einer Integer Multiplikation im GCC.
PORT_IN_F Modul erstellt.
Fehler im USB11 Interface behoben.
UART FIFO auf YAF umgestellt, damit jetzt auch >32 möglich.
uart_wait_idle.c erstellt.
Mikrostepper bleibt jetzt auch bei IDLE_PWR = 0 exakt stehen.
- 2013 SpartanMC mit neuer Pipeline, die nur noch mit einem CLK arbeitet. Der SpartanMC kann jetzt mit dem DCM Signal CLKFX betrieben werden. Es sind wesentlich höhere Taktfrequenzen möglich.
UARTlight mit Nutzung des FIFO bei Tx Interrupt Arbeit.
LCD Funktionen für den GCC eingefügt.
USB11 mit NOGAP aber nur im Datenzugriff (Steuerregister bleiben unverändert).
- 2014 SpartanMC mit Einzelschritt oder Umschaltung zwischen 2 CLK-Frequenzen.
Betreuung der Arbeit zum Test des CAN-Interface und Beseitigung von Fehlern im Rx Teil des Interface.
I²C Interface mit neuer Pipeline aktualisiert und Testprogramme erstellt.
SPI Interface mit neuer Pipeline aktualisiert und Testprogramme erstellt.
- 2015 Verbesserung der Interruptverarbeitung und Beseitigung eines Fehlers im intr_ctrlp wodurch er jetzt nicht mehr hängen bleibt.
ChipScope zur Fehlersuche in den Core eingebaut.
Testprogramme für die beiden Interrupt Controller erstellt.
Assemblereinbindung zum Test der Befehle mit Delay Slot in C erstellt und Fehler im Simulator beseitigt.
CAN CLK von 14MHz auf 28MHz umgestellt zur besseren Synchronisation bei 1000 kBits/s.
Test für das CAN-Interface jetzt auch für das Senden funktionsfähig.
Listen only Mode des CAN zum ersten mal getestet.
USER-Manual zum CAN erstellt.
- 2016 Einbindung aller Änderungen seit 2013 in das System aus Darmstadt und Speichern aller Änderungen im GIT der TU-Dresden
- 2017 Umstellung aller Projekte auf das System aus Darmstadt und Anpassung der Unterlagen zur Lehrveranstaltung Programmierung von Mikrocontrollern. Im Wintersemester 2017/2018 wurde in der Lehrveranstaltung das System aus Darmstadt in der Vorlesung und im Praktikum eingesetzt.